

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-313348

(43)Date of publication of application : 26.11.1993

(51)Int.Cl.

G03F 1/08
H01L 21/027

(21)Application number : 04-120362

(71)Applicant : RICOH CO LTD
RICOH RES INST OF GEN ELECTRON

(22)Date of filing : 13.05.1992

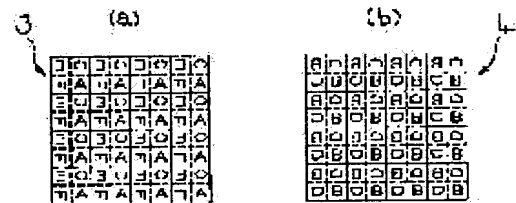
(72)Inventor : ABE HIROYUKI

(54) PHOTOMASK FOR SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To provide a photomask capable of using one sheet of photomask in ≥ 2 kinds of processes.

CONSTITUTION: In a photomask 3 or 4 to be used when many semiconductor elements are manufactured by coating a wafer with a photoresist and carrying out a transfer development once a process, patterns A, B, C, D, E and F corresponding to 2-4 kinds of processes are arranged for each photomask 3 or 4 by turning them by 90° in a constant direction.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-313348

(43) 公開日 平成5年(1993)11月26日

(51) Int. Cl.⁵ 識別記号 庁内整理番号 F I 技術表示箇所
G 0 3 F 1/08 D 7369-2 H
H 0 1 L 21/027
7352-4 M H 0 1 L 21/30 3 0 1 P

審査請求 未請求 請求項の数 1

(全5頁)

(21) 出願番号 特願平4-120362

(22) 出願日 平成4年(1992)5月13日

(71) 出願人 000006747

株式会社リコー

東京都大田区中馬込1丁目3番6号

(71) 出願人 000115706

リコー応用電子研究所株式会社

宮城県名取市高館熊野堂字余方上5番地の
10

(72) 発明者 阿部 宏幸

宮城県名取市高館熊野堂字余方上5番地の
10 リコー応用電子研究所株式会社内

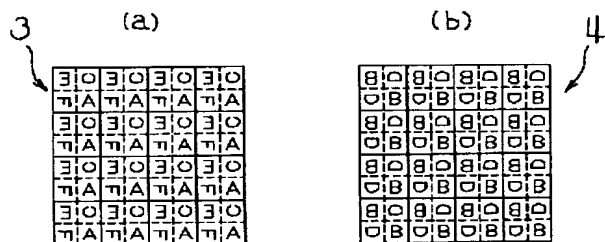
(74) 代理人 弁理士 柏木 明 (外1名)

(54) 【発明の名称】 半導体装置用フォトマスク

(57) 【要約】

【目的】 1枚のフォトマスクを2種類以上の工程で使用することが可能な半導体装置用フォトマスクを提供する。

【構成】 ウェハにホトレジストを塗布し、転写現像を1工程につき1回行うことにより多数の半導体素子部を製造する際に用いるフォトマスク3, 4において、1枚のフォトマスク3, 4に対して、2~4種類の工程に対応したパターンA, B, C, D, E, Fを一定方向に90°回転させて配置した。



【特許請求の範囲】

【請求項1】 ウェハにホトレジストを塗布し、転写現像を1工程につき1回行うことにより多数の半導体素子部を製造する際に用いるフォトマスクにおいて、1枚のフォトマスクに対して、2～4種類の工程に対応したパターンを一定方向に90°回転させて配置したことを特徴とする半導体装置用フォトマスク。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体製造プロセスに使用される半導体装置用フォトマスクに関する。

【0002】

【従来の技術】従来、ウェハにホトレジストを塗布し、転写現像を複数回繰り返して行うことにより多数の半導体素子部を製造する半導体装置の製造プロセスにおいては、写真の工程が10～20回程度あり、通常は写真工程と同数のフォトマスク（レティクル）が必要となる。近年、特に、半導体装置の集積度が上がるにつれて、パターンの最小寸法が小さくなり、半導体プロセスに使用するフォトマスクの精度も厳しくなっており、1枚当りの値段は高くなる傾向にある。

【0003】この場合、1枚のフォトマスクを2種類以上の工程に用いることができれば、そのフォトマスク枚数を減らすことができ、コストを抑えることが可能となる。そのためには、1枚のフォトマスクに2種類以上の工程に対応したパターン（レイヤー）を配置する方法が効果的である。そこで、1枚のフォトマスクに2種類以上の工程に対応したパターンを形成する方法として、以下に述べるような例がある。

【0004】今、その第一の従来例として、図6に示すように、1枚のフォトマスク1にある工程に対応したパターンAと、他の工程に対応したパターンBを交互に配置しておき、パターンAの写真工程の後でパターンBの写真工程を行う際に、そのフォトマスク1を長さxだけ平行移動させて用いれば、本来2枚必要なフォトマスクを1枚で済ませることができる。さらには、図7に示すように、1枚のフォトマスク2に4つの工程に対応したパターン（A、B、C、D）を配置しておき、やはり長さxずつ平行移動させて用いることにより、本来4枚必要なフォトマスクを1枚に減らすことが可能となる。

【0005】また、その第二の従来例として、特公平2-21129号公報に「ウェハの半導体素子部製造方法」なるタイトルで開示されているように、マスクに配置するパターンが1工程分でしかも使えるパターンに制限があるという意味で、本発明とは本質的に異なっているが、90°の整数倍だけマスクを回転して多数回用いることにより、マスクの所要枚数を減らしている。

【0006】

【発明が解決しようとする課題】図6、図7に示した第一の従来例の場合、フォトマスク1を平行移動させる距

離xが写真工程の露光に使用するアライナーのステージの可動範囲よりも大きな場合には、アライメントが不能となることもある。

【0007】また、フォトマスクを90°の整数倍だけ回転させて用いる第二の従来例の場合は、フォトマスクのピンホール等の欠陥による歩留りの低下を防ぐことを目的とした1工程でレジスト塗布と露光現像を多数回行う場合に使用されており、この場合のフォトマスクに配置するパターンは1工程分のみであり、多工程に対応させたものではない。しかも、この場合、半導体素子のパターンが点対称で、かつ、90°の整数倍の回転により同形に重なる形状にしか適用できない。

【0008】

【課題を解決するための手段】本発明では、ウェハにホトレジストを塗布し、転写現像を1工程につき1回行うことにより多数の半導体素子部を製造する際に用いるフォトマスクにおいて、1枚のフォトマスクに対して、2～4種類の工程に対応したパターンを一定方向に90°回転させて配置した。

【0009】

【作用】本発明においては、1枚のフォトマスクに2種類以上の工程に対応したパターンを一定方向に90°単位で回転させた位置関係で配置しているため、必要なマスク枚数を最小で1/4程度に減らすことが可能となり、しかも、フォトマスクを回転させて使用する方式を採用しているため、アライナーのステージ可動範囲の制限を受けずに使用させることが可能となる。

【0010】

【実施例】本発明の一実施例を図1～図3に基づいて説明する。本実施例では、ウェハにホトレジストを塗布し、転写現像を1工程につき1回行うことにより多数の半導体素子部を製造する半導体装置の製造プロセスにおいて、前記転写現像を行う際に用いる1枚のフォトマスクに対して、2～4種類の工程に対応したパターンを一定方向に90°回転させて配置したものである。以下、具体例を挙げて説明する。

【0011】半導体装置のプロセスにおいて、今、6回の写真工程があり、6枚のフォトマスクが必要となる場合について考える。例えば、

- | | | |
|----|----------------|----|
| 1. | ポリシリコン工程（PS） | …A |
| 2. | コンタクトホール工程（CH） | …B |
| 3. | 第1メタル工程（Me1） | …C |
| 4. | スルーホール工程（TH） | …D |
| 5. | 第2メタル工程（Me2） | …E |
| 6. | パッド工程（PAD） | …F |

の6つの工程があるものとする。これは、配線、層間膜の評価用のTEGのプロセスを示すものである。

【0012】このようなプロセスにおいては、通常の場合、レイアウト時に正転入力するPS、Me1、Me2、PADの4つの工程（A、C、E、F）を1枚のフ

フォトマスクに配置し、レイアウト時に反転入力するC
H、THの2つの工程(B、D)を1枚のフォトマスク
に配置するのが最も好都合である。

【0013】このようなことから、図1(a)に示すよう
に前者の4つの工程A、C、E、Fを1枚のフォトマ
スク3に配置させ、また、図1(b)に示すように後者
の2つの工程B、Dを1枚のフォトマスク4に配置させ
る。各工程の記号A～Fをその工程に対応したパターン
に代用させており、その文字の方向によりレイアウトの
角度を示している。この場合、フォトマスク3上のパタ
ーンA、C、E、Fは反時計方向に90°ずつ順次回転
して配置させており、また、フォトマスク4上のパタ
ーンB、Dもそれに合わせて反時計方向に90°ずつ順次
回転して配置させている(なお、パターンB、Dは結果
として時計方向にも90°ずつ順次回転配置されてい
る)。

【0014】次に、図1(a)(b)に示したようなパ
ターンA～Fを作成するプロセスを図2及び図3に基づ
いて説明する。まず、フォトマスク3を作成する工程に
ついて述べる。図2(a)に示すように、パターンA～
Fをそれぞれ有する6枚のフォトマスク(ここでは、以
下レイヤーと呼ぶ)を重ねてレイアウトする。この時、
図2(b)に示すように、各パターンA～Fの右隅に、
アライメントマーク5を入れておく。次に、図2(b)
のチップ6の左上の角部Pを回転中心として、B、C、
Dのレイヤーをそれぞれ、90°、180°、270°
ずつ反時計回りに回転させる。次に、それら回転した
B、C、Dのレイヤーを、Aと同じ同一面内のレイヤー
に変換して、図3(a)に示すような配置のチップ7を
作成する。そして、そのチップ7を4×4(縦横)だけ
の広さに配列することによって、目的とする図1(a)
のフォトマスク3を作成することができる。

【0015】一方、フォトマスク4を作成する工程につ
いて述べる。図2(a)と同様な方法により重ね合わ
されたレイヤーを用いて、図2(b)のチップ6の左上の
角部Pを回転中心として、Eのレイヤーはそのまゝの回
転しない位置と180°回転させた位置に配置し、Fの
レイヤーは90°回転した位置と270°回転した位置
に配置する。次に、FのレイヤーをEと同一面内のレイ
ヤーに変換して、図3(b)に示すような配置のチップ
8を作成する。そして、チップ8を4×4(縦横)だけ
の広さに配列することによって、図1(b)のフォトマ
スク4を得ることができる。

【0016】次に、このようにして作成した6工程を含
むフォトマスク3、4を、半導体装置の製造プロセスに
用いる場合の例を図4及び図5に基づいて説明する。半
導体装置の製造プロセスは、PS→CH→Me1→TH
→Me2→PADの6つの工程の順に転写現像を行って
いく。図4(a)～(f)はその処理の順序を示すもの
であり、フォトマスク3を4回、フォトマスク4を2回

だけ各々90°ずつ回転させながら使用することによ
り、これら2枚のマスクを用いて6工程の処理を行うこ
とができる。また、アライメントについては、図2

(b)の重ね合わせた状態で作成しており、図3(a)
(b)となるように回転させる際に各レイヤーに付随し
て回転させておけば、問題なく合わせることができる。

【0017】ただし、上述したような全プロセスが終了
した図5に示すようなウェハ9では、目的とするデバイ
ス構成に形成されているのは、最初のPS工程でパター
ンAがパターンニングされた部分、すなわち、図5のハッ
チング領域10で示した部分だけであり、他の部分の評
価に用いることはできない。すなわち、この段階での使
用できる部分は、全チップ数の1/4となる。

【0018】また、ウェハの有効面積(評価に使用でき
る部分)を増加させたい場合には、1枚のフォトマスク
3、4に配置するレイヤー数を最大2工程にすれば、有
効面積は1/2にすることができる。さらに、図2

(b)の6レイヤーを重ねた状態でのチップ6の形が正
方形以外の場合には、図3(a)(b)のように回転さ
せた場合にパターンの全く無い部分が生じてしまうた
め、有効面積を増加させるにはできるだけ正方形に形成
しておくことが望ましい。

【0019】上述したように、1枚のフォトマスク3、
4に2種類以上の工程に対応したパターンを一定方向に
90°単位で回転させた位置関係で配置することによっ
て、プロセス上、本来は6枚必要なマスク枚数を2枚或
いは3枚(1枚のフォトマスクに2レイヤー配置した場
合)、さらには最小限の場合で1/4に減らすことが可
能となる。また、本実施例では、フォトマスクを回転さ
せて使用する方式を採用しているため、従来のようにア
ライナーのステージ可動範囲の制限を受けることなく転
写現像を行うことが可能となる。さらに、1工程では1
度のマスク合わせのみで転写現像を行うことができるた
め、半導体素子のパターンには従来技術と異なり任意の
パターンを制限なく適用させることができる。

【0020】また、半導体装置の製造プロセスに必要な
マスク枚数がさらに多い場合についても全く同様に、1
枚のフォトマスクに2～4種類のレイヤーを配置させ、
各工程で必要に応じてそのフォトマスクを90°単位で
回転して用いることにより、作成すべきマスク枚数を最
小限の場合で1/4に減らすことが可能となる。

【0021】なお、本実施例のような処理プロセスにお
いては、ウェハの有効面積が減少するため、1枚のウェ
ハからできるだけ多くの半導体装置を得ることが必要な
量産プロセスや量産試作に用いるよりも、半導体装置の
基本的特性や半導体装置の製造プロセスの特性等を調べ
るための量産試作の前段階や、研究開発時に使用される
TEG用のマスク製作に用いた方が適しており、これに
より有効なコストダウンを図ることができる。このこと
は、もちろん、ウェハのコストよりもマスクのコストの

方が相対的に効いてくる少量量産の場合にも有効である。

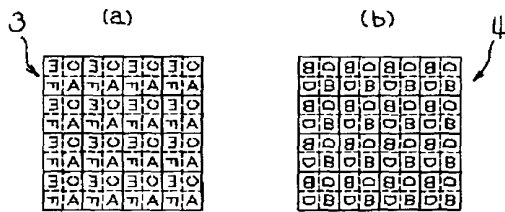
【0022】

【発明の効果】本発明は、ウェハにホトレジストを塗布し、転写現像を1工程につき1回行うことにより多数の半導体素子部を製造する際に用いるフォトマスクにおいて、1枚のフォトマスクに対して、2～4種類の工程に対応したパターンを一定方向に90°回転させて配置したので、必要なマスク枚数を最小で1/4程度に減らすことができ、しかも、マスクを回転させて使用する方式を採用しているため、アライナーのステージ可動範囲の制限を受けずに使用させることができ、また、1工程では一度のマスク合わせのみで転写現像を行うため、これにより作成される半導体素子のパターンに制限なく任意のパターンを適用させることができるものである。

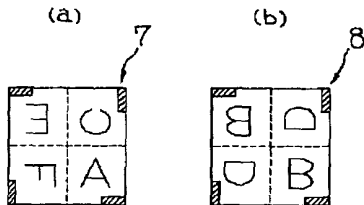
【図面の簡単な説明】

【図1】本発明の一実施例である半導体装置用フォトマスクの様子を示す正面図である。

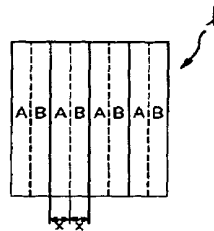
【図1】



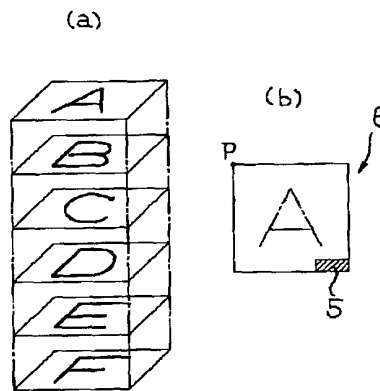
【図3】



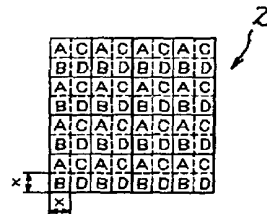
【図6】



【図2】



【図7】



【図2】(a)は6枚のレイヤーを重ねてイレイアウトする様子を示す分解斜視図、(b)はその6枚のレイヤーを重ね合わせた後のチップ形状を示す正面図である。

【図3】(a)は4工程に対応したチップ形状を示す正面図、(b)は2工程に対応したチップ形状を示す正面図である。

【図4】フォトマスクを製造プロセスに採用した場合の様子を示す動作説明図である。

【図5】製造プロセスが終了したウェハの表面形状を示す正面図である。

【図6】2工程に対応したパターンがフォトマスク上に配置されている様子を示す正面図である。

【図7】4工程に対応したパターンがフォトマスク上に配置されている様子を示す正面図である。

【符号の説明】

3, 4 フォトマスク

A～F パターン

【図4】

